

PROVA SCRITTA DEL MODULO DI
CALCOLATORI ELETTRONICI
CORSO DI LAUREA IN INGEGNERIA ELETTRICA ED ELETTRONICA, INGEGNERIA BIOMEDICA
14 febbraio 2017

NOME:

COGNOME:

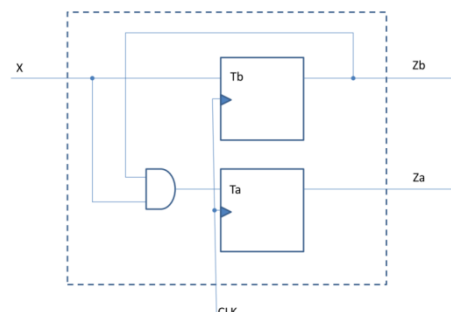
MATRICOLA:

CFU:

ESERCIZIO 1 (8 punti)

Sulla base della rete logica tracciata in figura (X è l'ingresso, Z_a e Z_b le uscite, CLK è il segnale di sincronismo):

- 1) (5 punti) Tracciare la tabella di transizione ed il grafo degli stati.
- 2) (3 punti) Dire quale funzione è espletata dalla rete motivando la risposta.



ESERCIZIO 2 (8 punti)

Si consideri una memoria primaria costituita da 512 B e una memoria cache costituita da 16 B, con blocchi di 4 B. E' possibile indirizzare il singolo byte.

1. (2 punti) Spiegare, precisando il significato e la funzione dei diversi campi, come vengono interpretati gli indirizzi logici per recuperare l'informazione contenuta nella cache nel caso di indirizzamento diretto ed indirizzamento associativo su insiemi a due vie.
2. (3 punti) Supponendo la cache inizialmente vuota, si considerino le chiamate ai seguenti indirizzi (espressi in decimale): da 8 a 15, da 40 a 47 in questo ordine, per due volte consecutive. Si indichi il contenuto della cache, ovvero quali byte occupano le linee di cache, dopo l'ultima chiamata, utilizzando i due metodi di indirizzamento al punto 1.
3. (1 punto) Si calcoli l'hit ratio di cache sulla base delle chiamate al punto precedente per entrambi i metodi.
4. (2 punti) Si consideri infine una gerarchia di memoria a due livelli costituita da cache e primaria. Se il tempo medio di accesso non deve essere superiore a 10 nsec, e il tempo di accesso in cache è pari a 2 nsec mentre quello in primaria è pari a 40 nsec, quale dei due metodi di indirizzamento ai punti precedenti soddisfa le specifiche? Esprimere tutti i tempi **in nanosecondi**.

ESERCIZIO 3 (9 punti)

Implementare una procedura Assembly MIPS che, dati l'indirizzo iniziale di un vettore v in \$4 e la sua dimensione N in \$5, restituisca il massimo valore contenuto nel vettore in \$6.

ESERCIZIO 4 (8 punti)

- 1) (4 punti) Si consideri un bus con frequenza 100 MHz, pari a quella del clock di sistema. La capacità del bus dati e del bus indirizzi è di 32 bit. Il trasferimento attraverso il bus richiede quattro cicli di clock. La memoria presenta un tempo di ciclo pari a 50 ns.
 - a. (2 punti) Spiegare chiaramente il protocollo di lettura sincrono di una parola dalla memoria, precisando il numero minimo di segnali coinvolti nel processo.
 - b. (2 punti) Calcolare il tempo di lettura di una parola da 64 bit, considerando una memoria indirizzata con 32 bit ed il protocollo testè descritto.
- 2) (4 punti) Descrivere in modo chiaro e sintetico cosa si intende per arbitraggio distribuito e disegnare uno schema a tre periferiche con un numero conveniente di linee, indicando chiaramente il ruolo di ciascuna linea.

ESERCIZIO 1

Soluzione.

1)

Indicando con Qa e Qb le uscite dei FF-T con ingressi rispettivi Ta e Tb , si vede subito che:

$$Ta = Qb * X$$

$$Tb = X$$

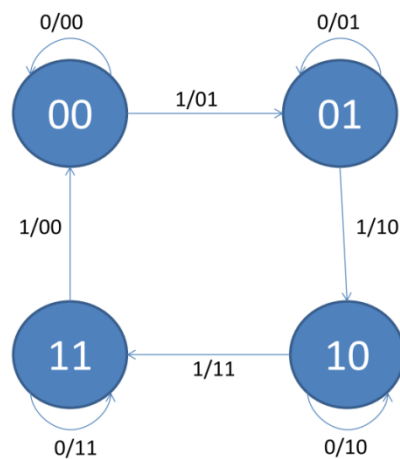
$$Za = Qa$$

$$Zb = Qb$$

Le uscite Za e Zb coincidono proprio con Qa e Qb .

Tabella di transizioni e grafo degli stati si ricavano dalle formule di cui sopra:

Qa	Qb	X	Ta	Qa'	Tb	Qb'
0	0	0	0	0	0	0
0	0	1	0	0	1	1
0	1	0	0	0	0	1
0	1	1	1	1	1	0
1	0	0	0	1	0	0
1	0	1	0	1	1	1
1	1	0	0	1	0	1
1	1	1	1	0	1	0



- 3) La struttura della rete e del grafo degli stati permette di dedurre che la funzione espletata è quella di un contatore ciclico 0-3 (00-11 in binario): si può infatti notare dalle uscite che esse commutano di un bit ogni volta che viene ricevuto un 1 (ovvero $X=1$).

ESERCIZIO 2

1. Essendo la memoria primaria costituita da $512 \text{ B} = 2^9 \text{ B}$, l'indirizzamento è a 9 bit. Di questi, i due meno significativi compongono l'offset (i blocchi sono di quattro parole). Il numero di linee di cache è invece 4 ($16 \text{ B}/4 \text{ B}$), per cui il cache index è formato da 2 bit. I restanti 5 costituiscono il TAG. Nel metodo set associativo a due vie un bit di index è sufficiente per indirizzare i set. Si ottiene dunque un TAG di 6 bit.
2. Per verificare come i blocchi sono assegnati alle linee di cache ed indicare lo stato finale della cache, bisogna innanzi tutto vedere quali sono i valori di index nei due casi di indirizzamento. Cominciamo dal metodo diretto. La prima parola chiamata ha indirizzo 8. Dividendo per la dimensione dei blocchi si ha: $8/4=2$ con resto 0. L'index si calcola con l'ulteriore divisione $2/4$ che da resto 2. Si ottiene dunque che la parola 8 è la prima parola di un blocco di quattro parole (dalla 8 alla 11) che verranno tutte memorizzate nella linea 2 di cache. Il blocco successivo a questo contiene le parole dalla 12 alla 15 a completare il primo nucleo di parole consecutive, che verranno tutte allocate nella linea 3 di cache.
Il secondo nucleo inizia dalla parola 40. Ripetendo lo stesso procedimento si ha $40/4=10$, con resto 0. Per trovare l'index si esegue l'ulteriore divisione $10/4=2$ con resto 2. Anche questa parola, e le restanti dello stesso blocco (41, 42, 43) verranno allocate nella linea 2, sovrascrivendo le precedenti. Stesso dicasi per le parole 44-47 che sovrascriveranno quelle presenti nella linea 3. Le richieste dei due nuclei sono ripetute un'altra volta generando la stessa sequenza di scritture e sovrascritture. Alla fine lo stato della cache sarà:

DIRETTO	Offset di parola			
Index di linea	0	1	2	3
0				
1				
2	40	41	42	43
3	44	45	46	47

Per quanto riguarda il metodo set associativo a due vie, il procedimento inizia calcolando la divisione $8/4=2$ con resto 0. L'ulteriore divisione è $2/2=1$ con resto 0. Quindi questa parola, e tutto il resto del blocco (parole 9-11) viene allocato nella prima linea libera dell'insieme 0. Il secondo gruppo di quattro parole, dalla 12 alla 15, viene invece allocato nella prima linea libera dell'insieme 1.

Il secondo nucleo inizia con la parola $40/4=10$ con resto 0. Per calcolare il set index: $10/2=5$ con resto 0. Anch'essa, assieme alle parole 41-43 componenti il blocco, vengono memorizzate nel set 0, ma nella seconda linea libera. Analogamente le parole dalla 45 alla 47 verranno memorizzate nel set 1, seconda linea libera. In questo caso non è stata necessaria alcuna sovrascrittura per cui la seconda chiamata dei numeri di parole le troverà tutte presenti in cache, secondo lo stato finale:

SET ASSOCIATIVO	Offset di parola			
Index di set	0	1	2	3
0	8	9	10	11
	40	41	42	43
1	12	13	14	15
	44	45	46	47

3. Il calcolo del hit ratio è conseguente ai due diversi meccanismi di indirizzamento.

Nel caso dell'indirizzamento diretto, abbiamo 3 hit per ciascuno dei blocchi chiamati (quattro in tutto) in entrambi i cicli. Quindi si ha:

$$H_c = \frac{3 \cdot 4 \cdot 2}{16 \cdot 2} = \frac{3}{4} = 0.75$$

Nel caso set-associativo, abbiamo 3 hit per ciascuno dei blocchi chiamati al primo ciclo, mentre al secondo ciclo abbiamo tutti hit. Si ottiene dunque:

$$H_c = \frac{3 \cdot 4 + 16}{16 \cdot 2} = \frac{7}{8} = 0.875$$

4. La formula del tempo medio di accesso alla gerarchia di memoria data è:

$$\bar{T} = T_c + (1 - H_c) \cdot T_p$$

Sostituendo i valori di H_c trovati nel precedente esercizio si ha:

$$\begin{aligned}\bar{T}_{Diretto} &= 2 + \frac{1}{4} \cdot 40 = 2 + 10 = 12nsec \\ \bar{T}_{SetAssociativo} &= 2 + \frac{1}{8} \cdot 40 = 2 + 5 = 7nsec\end{aligned}$$

Il metodo di indirizzamento da preferire in questo caso è il set associativo, che soddisfa la specifica di un tempo di accesso medio inferiore od uguale a 10 nsec.

ESERCIZIO 3

Soluzione

$\$4 \leftarrow v[0]; \$5 \leftarrow N$

```
max:      addi $29, $29, -16
          sw $4, 0($29)
          sw $8, 4($29)
          sw $9, 8($29)
          sw $10, 12($29)

          lw $6, 0($4)      #assumo che max <- v[0]
          addi $8,$0,1      #inizializza i=1
          addi $4,$4,4      #calcola in $4 <- &v[1]=&v[0]+4
for:      beq $8,$5, exit   #i==N, exit
          lw $9, 0($4)      #carico v[i] in $9
          slt $10, $6, $9   #$6 < $9 ->$10
          bnq $10, $0, max  #se $10 div da 0, aggiorno il max
          j inc             #altrimenti salto a inc

max:      move $6,$9

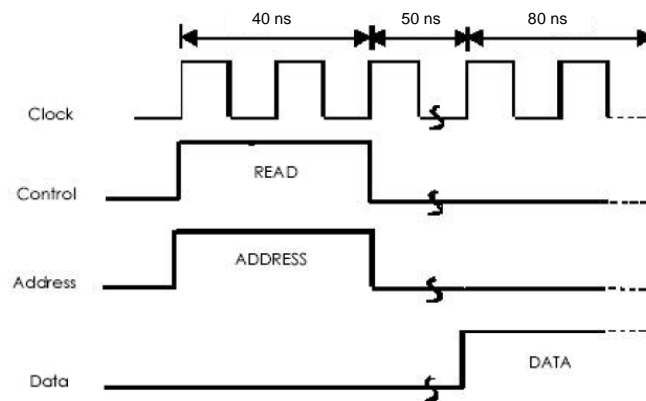
inc:      addi $8,$8,1      #i++
          addi $4,$4,4      #&v[i]++
          j for

exit:     lw $4, 0($29)
          lw $8, 4($29)
          lw $9, 8($29)
          lw $10, 12($29)
          addi $29, $29, 16

          jr $31
```

ESERCIZIO 4

- 1) Il protocollo prevede attivazione del segnale di READ e contestualmente rilascio dell'indirizzo della parola da cercare (40 ns); tempo di ciclo della memoria (50 ns); trasferimento dati dalla memoria alla CPU (80 ns poiché la dimensione è doppia rispetto alla linea dati del bus):



Il tempo complessivo di trasferimento è dato dunque da $40+50+80=170$ nsec.

- 2) V. Dispense del corso.